



UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
Escuela Técnica Superior de Ingenieros
de Telecomunicación

PRÁCTICA 2

Implementación de un modulador AM

Con etapa amplificadora, etapa de predistorsión, casocodo
doblado y salida asimétrica.

Sistemas Analógicos
ETSI de Telecomunicación

Himar Alonso Díaz
Juan Carlos Molina Rojas

Índice

1. Introducción	3
2. Diseño	3
2.1. Etapa de entrada	3
2.2. Multiplicador analógico	4
2.2.1. Polarización	4
2.2.2. Margen dinámico	5
2.2.3. Desplazador de nivel	6
2.3. Etapa cascode doblado	6
2.4. Etapa de salida. Salida <i>asimétrica</i>	7
3. Simulación	7
4. Montaje	8

1. Introducción

El principal objetivo de este trabajo es diseñar e implementar un modulador de AM, para lo cual haremos uso de un *multiplicador analógico*. Además, hemos introducido etapas adicionales para obtener mayores prestaciones, que comentaremos más adelante.

Hemos decidido utilizar un circuito integrado para el multiplicador –que además incluye una etapa de *predistorsión* para evitar la necesidad de imponer limitaciones muy estrictas a las señales de entrada– para asegurar la paridad de los transistores, y porque la realización de esta etapa con componentes discretos no aportaría ninguna novedad interesante en cuanto al diseño.

2. Diseño

Tras presentar el esquema de la Figura 1 como anteproyecto, se nos exigen las siguientes restricciones:

Amplitud máxima de entrada	Alimentación
$\pm 1,5V$	$\pm 10V$

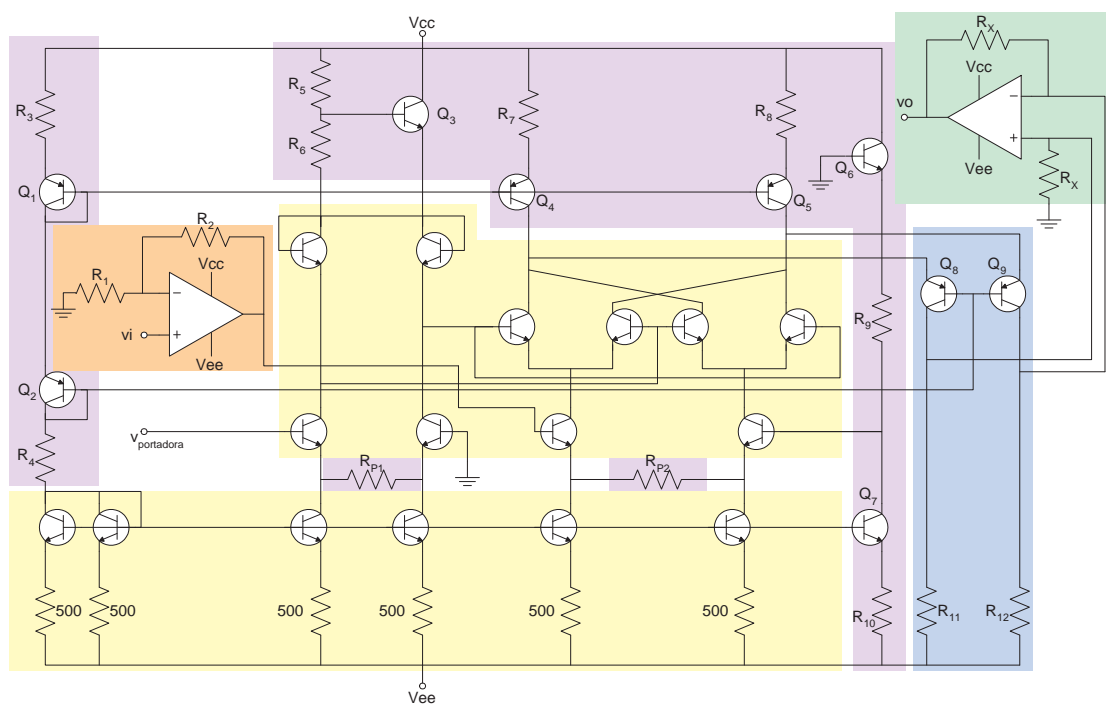


Figura 1: Diagrama completo del circuito

2.1. Etapa de entrada

Como la señal de salida del micrófono es muy pequeña, necesitaremos colocar una etapa amplificadora a la entrada del multiplicador. En concreto, hemos utilizado un amplificador operacional en configuración *no inversora*, para evitar problemas de adaptación de impedancias.

Ajustaremos la ganancia a la hora de realizar el montaje, ya que desconocemos la amplitud de la señal que proporciona el micrófono. Además, no incluiremos esta etapa en la simulación pues resulta irrelevante en el estudio que vamos a realizar. En la Figura 2 se muestra el esquema de esta etapa.

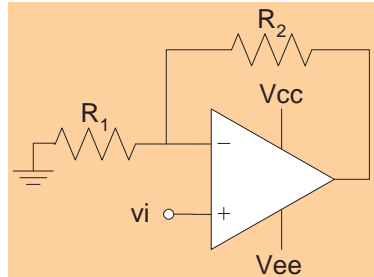


Figura 2: Etapa de entrada

2.2. Multiplicador analógico

Esta es sin duda la etapa más importante del circuito, ya que es donde se multiplican las señales de entrada. Hemos utilizado el circuito integrado MC1495, que además de la *célula de Gilbert*, incluye una etapa de predistorsión y las fuentes de corriente necesarias para alimentar el circuito. La etapa de predistorsión calcula la *tangente hiperbólica inversa* de una de las señales de entrada, lo cual nos permitirá introducir señales que no tienen por qué cumplir la condición de *pequeña señal*.

Por otro lado, el hecho de que las fuentes de corriente estén en el propio circuito integrado nos asegurará que la corriente será idéntica en todas las ramas, debido a la paridad de los transistores.

2.2.1. Polarización

Como puede apreciarse en la Figura 3, la alimentación del circuito está basada en espejos de corriente degenerados, de modo que en primer lugar ajustaremos la corriente de la rama de referencia, I_{ref} . Tomemos por ejemplo 1mA tanto para la etapa de predistorsión, como para el multiplicador, que es una corriente suficientemente elevada como para considerar despreciables las corrientes de base, y sin embargo, suficientemente pequeña como para que el consumo de potencia no sea excesivo. Como cada una de estas etapa tiene su propia rama de referencia y éstas son idénticas, tomaremos un valor de $I_{ref} = 2\text{mA}$. Fijaremos la resistencia R_3 a 510Ω , para que la polarización de los transistores PNP sea similar a los NPN (en este caso hemos puesto 510Ω en lugar de 500Ω porque es un valor normalizado). Por tanto sólo queda calcular el valor de R_4 :

$$R_4 = \frac{V_{cc} - V_{ee} - 3v_{be} - I_{ref} \left(R_3 + \frac{500}{2} \right)}{I_{ref}}$$

$$R_4 = \frac{10 - (-10) - 1,8 - 2\text{mA} \left(510 + \frac{500}{2} \right)}{2\text{mA}} \Rightarrow \boxed{R_4 = 8,2\text{K}\Omega}$$

A continuación ajustaremos los valores de las resistencias R_7 y R_8 , de modo que por sus respectivas ramas circule una corriente de 2mA. Es necesario ajustarlas a este valor, ya que estas fuentes polarizan tanto la *célula de Gilbert*, como el cascode doblado (Figura 4).

Tomaremos los siguientes valores:

R_7	R_8
510 Ω	510 Ω

2.2.2. Margen dinámico

Para poder introducir una señal de $\pm 1,5V$ en $v_{entrada}$, será necesario ajustar el nivel de tensión en v_{ref} , para que todos los transistores estén en zona activa. Ese es el motivo de haber colocado el *multiplicador v_{be}* que se aprecia en la Figura 3 (transistor Q_3 y resistencias R_5 y R_6).

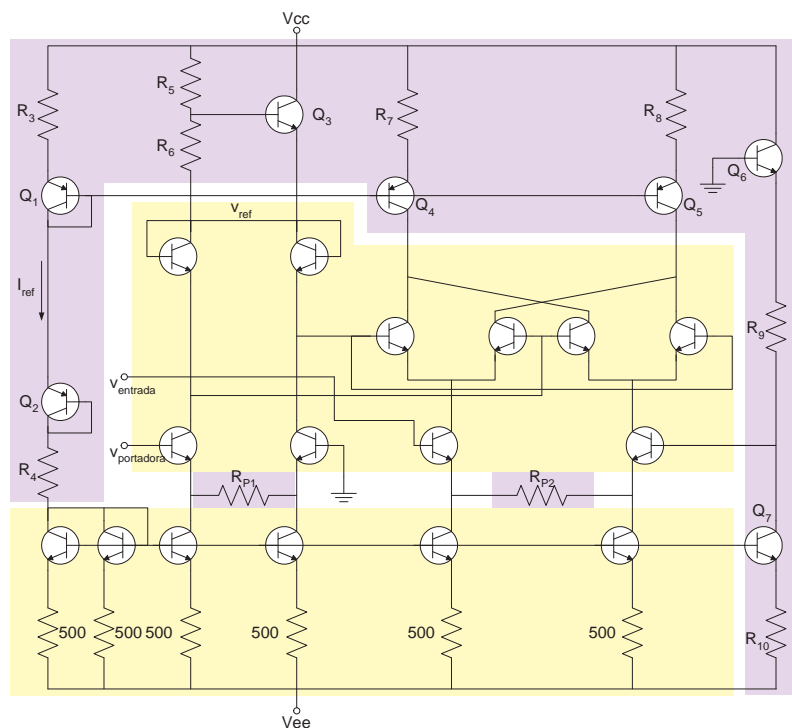


Figura 3: Etapa del multiplicador

Considerando que las tensiones v_{be} y $v_{ce,sat}$ de los transistores utilizados es de 0,6V, si queremos introducir una tensión a la entrada de 1,5V necesitaremos un nivel de al menos 2,7V de tensión continua en v_{ref} . Para ello, las resistencias R_5 y R_6 deben cumplir la siguiente relación:

$$2,7 = 10 - 0,6 \left(2 + \frac{R_5}{R_6} \right) \Rightarrow \boxed{\frac{R_5}{R_6} \approx 10}$$

Tomaremos los siguientes valores:

R_5	R_6
10K Ω	1K Ω

En el cálculo del margen dinámico, también incluiremos las resistencias R_{P1} y R_{P2} , ya que de ellas dependen los valores máximos y mínimos que podremos introducir en las entradas de nuestro circuito:

$$V_{max} = I_{ee} R_P$$

Donde I_{ee} es la corriente de la rama (1mA). En nuestro caso, $V_{max} = 1,5V$ para la señal portadora, y $V_{max} = (1,5 + 4,5) = 5V$ para la señal de entrada. El motivo de añadir esos 4,5V al margen dinámico de la entrada lo discutiremos en el siguiente subapartado. Finalmente quedan las resistencias:

R_{P1}	R_{P2}
1,5K Ω	5,6K Ω

En relación con estos valores (que hemos elegido normalizados), habrá que hacer algunos ajustes que se detallan en el apartado de la simulación del circuito.

2.2.3. Desplazador de nivel

Con los cálculos realizados hasta el momento, obtendríamos una modulación en *DBL* –Doble Banda Lateral– y no en AM como deseamos. Para conseguirlo, tenemos que introducir un nivel de continua negativo –que será de $-4,5V$ para que la señal de entrada, con un margen dinámico de $\pm 1,5V$ (lo cual nos da un margen de $-6V$ a $-3V$) no sature ni corte los transistores del circuito–. Utilizaremos el desplazador de nivel que se muestra en la rama de la derecha (Figura 3). La resistencia R_{10} la hemos ajustado a 510Ω para que la corriente que circule por la rama sea también de 1mA, así que faltaría calcular el valor de R_9 :

$$0 - 0,6V - 1mA \times R_9 = -4,5V \quad \rightarrow \quad R_9 = \frac{4,5 - 0,6}{1mA} \quad \Rightarrow \quad \boxed{R_9 = 3,9K\Omega}$$

Este desplazamiento del nivel de continua explica por qué hemos añadido 4,5V a la amplitud de entrada, para calcular la resistencia R_{P2} (apartado anterior).

2.3. Etapa cascode doblado

El nivel de continua en la base de los transistores Q_8 y Q_9 (Figura 4) ha de ajustarse de modo que éstos conduzcan, así que tomaremos este nivel de continua de la base de Q_2 (en la rama de referencia).

$$V_{BQ_2} = V_{cc} - I_{ref} R_3 - 0,6 - 0,6 \quad \Rightarrow \quad \boxed{V_{BQ_2} = 7,78V}$$

Las resistencias R_{11} y R_{12} las tendremos que ajustar para que el nivel de continua a la salida (V_o) sea lo más próximo a cero. De este modo nos aseguramos que toda la corriente de polarización circulará por R_{11} y R_{12} , y a la salida sólo se entregarán las variaciones de corriente.

Tanto la entrada como la salida de este amplificador son diferenciales. Esta característica nos impide utilizar una antena. Veremos cómo solucionar este problema, en el siguiente apartado.

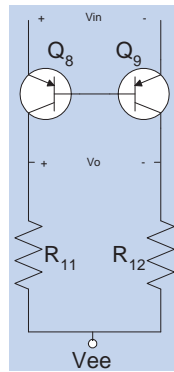


Figura 4: Etapa cascode doblado

2.4. Etapa de salida. Salida *asimétrica*

En el cascode doblado, la salida se toma de forma diferencial, entre los dos colectores de Q_8 y Q_9 . Sin embargo, sería más práctico que la salida fuese *asimétrica* para poder medir la tensión respecto a masa, ya que de lo contrario nos resultaría imposible colocar una antena a la salida. Por ello conectaremos una etapa cuya entrada será la salida diferencial del cascode doblado, tal y como puede apreciarse en la Figura 5.

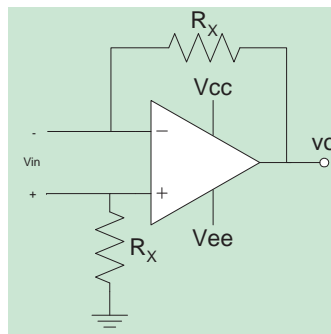


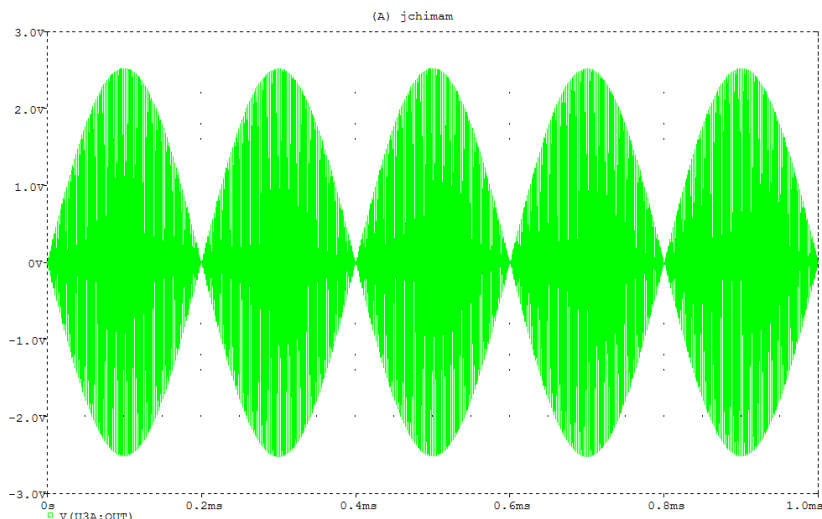
Figura 5: Etapa de salida

3. Simulación

Para la simulación, tal y como comentábamos en el apartado 2.1, hemos prescindido de la etapa de amplificación de la señal de voz, ya que la señal que vamos a introducir será de una amplitud igual a la máxima variación que se nos exige.

Antes de realizar la modulación AM, hemos simulado el circuito para obtener una señal DBL, de modo que podamos comprobar previamente que las resistencias R_{P1} y R_{P2} están bien ajustadas, tal y como calculamos previamente en el apartado 2.2.3. El resultado de la simulación es el que se aprecia en la Figura 6.

Una vez comprobado en *DBL* conectamos el desplazador de nivel para obtener a la salida la señal modulada en AM. Aunque la simulación en *DBL* funcionó correctamente, en esta ocasión nos percatamos de que los cálculos realizados trabajaban en el caso límite y saturaban la señal a la salida, por lo que tuvimos que redimensionar las resistencias R_{P1}

Figura 6: Salida en *DBL*

y R_{P2} a $2,7\text{K}\Omega$ y $6,2\text{K}\Omega$ respectivamente. Una vez hecho esto, realizamos una simulación cuyo resultado puede observarse en la Figura 7.

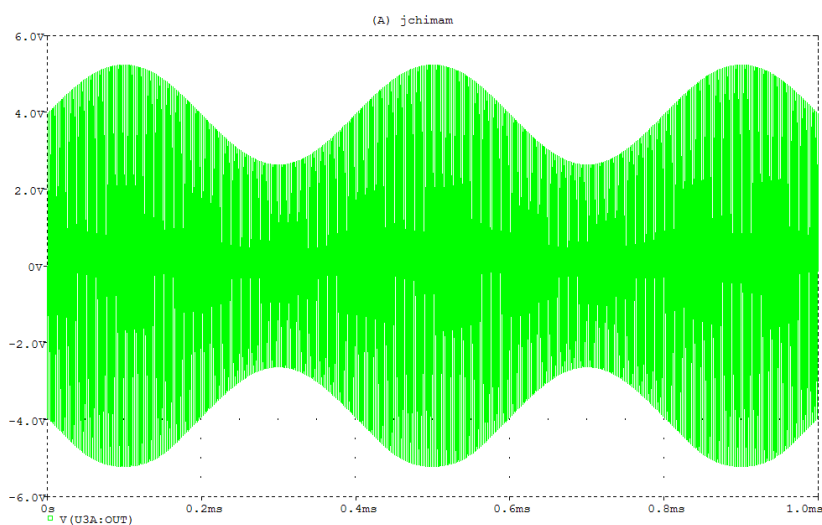


Figura 7: Salida en AM

4. Montaje

Finalmente montamos el circuito en una protoboard (Figura 8) y comprobamos mediante el osciloscopio que funcionaba todo correctamente. Los valores de las señales de entrada eran las siguientes:

Señal	Frecuencia	Amplitud
Entrada	2,5kHz	1V
Portadora	516kHz	1V

El único problema destacable fue la inclusión de la etapa de amplificación a la entrada, que ya comentábamos en el apartado 2.1. Inicialmente amplificamos la señal de voz con una ganancia $\Delta v = 400$, pero vimos que la distorsión era excesiva, por lo que la bajamos a $\Delta v = 100$. En esta ocasión pudimos comprobar que el circuito radiaba lo suficiente como para ser escuchada en una radio con receptor de AM a la frecuencia de la señal portadora.

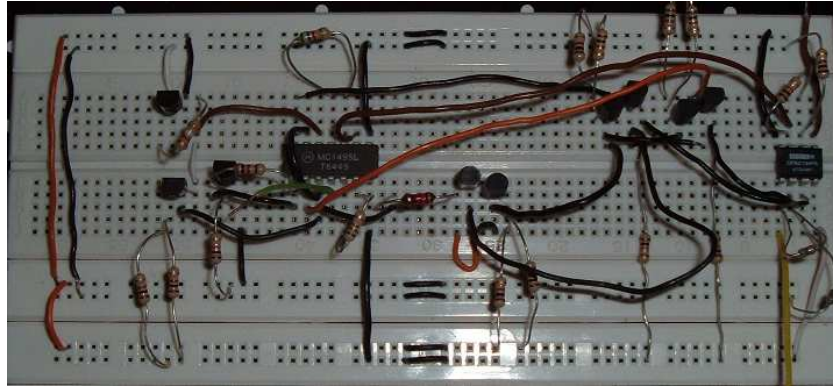


Figura 8: Montaje del circuito en la Protoboard